Docket No.: 61282-048 **PATENT**

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of : Customer Number: 20277

Shinya TOKUNAGA, et al. : Confirmation Number:

Serial No.: : Group Art Unit:

Filed: November 26, 2003 : Examiner:

For: MASK PATTERN INSPECTING METHOD, INSPECTION APPARATUS,

INSPECTING DATA USED THEREIN AND INSPECTING DATA GENERATING

METHOD

CLAIM OF PRIORITY AND TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT

Mail Stop Patent Application Commissioner for Patents P.O. Box 1450 Alexandria, VA 22313-1450

Sir:

In accordance with the provisions of 35 U.S.C. 119, Applicants hereby claim the priority of:

Japanese Patent Application No. 2002-342304, filed November 26, 2002

A Certified copy will is submitted herewith.

Respectfully submitted,

MCDERMOTT, WILL & EMERY

Michael E. Fogarty

Registration No. 36,139

600 13th Street, N.W. Washington, DC 20005-3096 (202) 756-8000 MEF:prg

Facsimile: (202) 756-8087 **Date: November 26, 2003**

WDC99 846957-1.061282.0048

日本国特許庁 JAPAN PATENT OFFICE

61282-048 Tokunaga etal: NOV.28,2003 McDermott, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 Date of Application:

2002年11月26日

出 願 番 号 Application Number:

特願2002-342304

[ST. 10/C]:

[J P 2 0 0 2 - 3 4 2 3 0 4]

出 願 人
Applicant(s):

松下電器産業株式会社

特許庁長官 Commissioner, Japan Patent Office 2003年10月21日





【書類名】

特許願

【整理番号】

5037640026

【提出日】

平成14年11月26日

【あて先】

特許庁長官殿

【国際特許分類】

H01L 21/82

【発明者】

【住所又は居所】

大阪府門真市大字門真1006番地 松下電器産業株式

会社内

【氏名】

徳永 真也

【発明者】

【住所又は居所】

大阪府門真市大字門真1006番地 松下電器産業株式

会社内

【氏名】

辻川 洋行

【発明者】

【住所又は居所】

大阪府門真市大字門真1006番地 松下電器産業株式

会社内

【氏名】

谷本 正

【特許出願人】

【識別番号】

000005821

【氏名又は名称】

松下電器產業株式会社

【代理人】

【識別番号】

100105647

【弁理士】

【氏名又は名称】

小栗 昌平

【電話番号】

03-5561-3990

【選任した代理人】

【識別番号】

100105474

【弁理士】

【氏名又は名称】 本多 弘徳

【電話番号】

03-5561-3990

【選任した代理人】

【識別番号】

100108589

【弁理士】

【氏名又は名称】 市川 利光

【電話番号】

03-5561-3990

【選任した代理人】

【識別番号】

100115107

【弁理士】

【氏名又は名称】 高松 猛

【電話番号】

03-5561-3990

【選任した代理人】

【識別番号】

100090343

【弁理士】

栗宇 百合子 【氏名又は名称】

【電話番号】

03-5561-3990

【手数料の表示】

【予納台帳番号】

092740

【納付金額】

21,000円

【提出物件の目録】

【物件名】

明細書 1

【物件名】

図面 1

【物件名】

要約書 1

【包括委任状番号】 0002926

【プルーフの要否】

要

【書類名】明細書

【発明の名称】マスクパターンの検査方法、検査装置、これに用いられる検査用 データおよび検査用データ生成方法

【特許請求の範囲】

【請求項1】描画パターンデータに基づいて形成された半導体集積回路用のフォトマスクを検査する方法において、

前記半導体集積回路のチップ領域内の描画パターンを、所定の基準に従って、 複数のランクに分類して抽出する工程と、

当該ランク毎に検査精度を決定し、

抽出された前記描画パターン毎に、この決定された検査精度を満たしているか 否かによって、フォトマスクの良否を判定する工程とを有することを特徴とする フォトマスクの検査方法。

【請求項2】前記基準は、描画パターンの機能的特徴であり、

前記抽出する工程は、前記描画パターンの機能的特徴に応じて、複数ランクに 分類して抽出するようにしたことを特徴とする請求項1に記載のフォトマスクの 検査方法。

【請求項3】前記抽出する工程は、描画パターンがダミーパターンであるか否かによって半導体集積回路のチップ領域内の描画パターンを、複数ランクに分類して抽出する工程であることを特徴とする請求項2に記載のフォトマスクの検査方法。

【請求項4】前記抽出する工程は、描画パターンが同一ノードであるか否かによって半導体集積回路のチップ領域内の描画パターンを、複数ランクに分類して抽出する工程であることを特徴とする請求項2に記載のフォトマスクの検査方法。

【請求項5】前記基準は、描画パターンの形状的特徴であり、

前記抽出する工程は、前記描画パターンの形状的特徴に応じて、複数ランクに 分類して抽出するようにしたことを特徴とする請求項1乃至4のいずれかに記載 のフォトマスクの検査方法。

【請求項6】前記抽出する工程は、最近接パターンからの距離に基づいて、複数 ランクに分類して抽出するようにしたことを特徴とする請求項5に記載のフォト マスクの検査方法。

【請求項7】前記抽出する工程は、前記描画パターンのコーナーからの距離に基づいて、複数ランクに分類して抽出するようにしたことを特徴とする請求項5に記載のフォトマスクの検査方法。

【請求項8】前記抽出する工程は、パターンごとに前記基準に応じて前記複数ランクに分類して抽出するようにしたことを特徴とする請求項1乃至7のいずれかに記載のフォトマスクの検査方法。

【請求項9】前記抽出する工程は、ライン (パターンエッジ) ごとに前記基準に 応じて前記複数ランクに分類して抽出するようにしたことを特徴とする請求項1 乃至7のいずれかに記載のフォトマスクの検査方法。

【請求項10】前記抽出する工程は、エリアごとに前記基準に応じて前記複数ランクに分類して抽出するようにしたことを特徴とする請求項1乃至7のいずれかに記載のフォトマスクの検査方法。

【請求項11】前記判定する工程は、パターン幅の増大か減少かで精度条件を変化させるようにしたことを特徴とする請求項1乃至9のいずれかに記載のフォトマスクの検査方法。

【請求項12】前記判定する工程は、ダミーパターンであるか否かを検出し、ダミーパターンであるときは精度条件をゆるくするようにしたことを特徴とする請求項1乃至11のいずれかに記載のフォトマスクの検査方法。

【請求項13】前記判定する工程は、少なくとも2つのパターンが同一ノードであるか否かを検出し、同一ノードであるときは精度条件をゆるくするようにしたことを特徴とする請求項1乃至12のいずれかに記載のフォトマスクの検査方法

【請求項14】前記判定する工程は、少なくとも2つのパターンが同一レイヤー内のパターンによって同一ノードであるか否かを検出し、同一ノードであるときは精度条件をゆるくするようにしたことを特徴とする請求項1乃至12のいずれかに記載のフォトマスクの検査方法。

【請求項15】前記判定する工程は、少なくとも2つのパターンが当該レイヤーの上層または下層に位置するレイヤー内のパターンを介してコンタクトすること

により、同一ノードであるか否かを検出し、同一ノードであるときは精度条件を ゆるくするようにしたことを特徴とする請求項1乃至12のいずれかに記載のフ ォトマスクの検査方法。

【請求項16】前記描画パターンが、コンタクトアレイを含む配線用パターンであるとき、

前記判定する工程は、前記コンタクトアレイが1個どりであるか複数個どりであるかを検出し、1個どりであるか複数個どりであるかに応じて精度条件を変えるようにしたことを特徴とする請求項1乃至12のいずれかに記載のフォトマスクの検査方法。

【請求項17】前記描画パターンがコンタクトホール形成用パターンであるとき

前記判定する工程は、前記コンタクトアレイが1個どりであるか複数個どりであるかを検出し、1個どりであるか複数個どりであるかに応じて精度条件を変えるようにしたことを特徴とする請求項1乃至12のいずれかに記載のフォトマスクの検査方法。

【請求項18】前記抽出する工程は、フォトマスクの製造欠陥密度と製造欠陥サイズとの関係式と、パターン上の製造欠陥発生確率で重み付けされたパターン面積と製造欠陥サイズとの関係式との交点によって決まる臨界点にもとづいて、前記臨界点よりも上であるか否かで、2つのランクに分類して抽出するようにしたことを特徴とする請求項1に記載のフォトマスクの検査方法。

【請求項19】描画パターンデータに基づいて形成された半導体集積回路用フォトマスクの検査装置において、

半導体集積回路のチップ領域内の描画パターンを、所定の基準に従って、複数 のランクに分類し、複数のパターンデータを抽出する手段と、

当該ランク毎に必要とする検査精度を決定し精度データを生成する生成手段と

前記パターンデータが前記精度データを満たしているか否かを、分類されたパターンデータ毎に判定する判定手段とを備えたことを特徴とするフォトマスクの検査装置。

【請求項20】描画パターンデータに基づいて形成された半導体集積回路用フォトマスクの検査用データであって、

半導体集積回路のチップ領域内の描画パターンを、所定の基準に従って、複数 のランクに分類して抽出された複数のパターンデータと、

当該ランク毎に必要とする検査精度を示す精度データとを

備えたことを特徴とする検査用データ。

【請求項21】描画パターンデータに基づいて形成された半導体集積回路用フォトマスクの検査用データ生成方法において、

半導体集積回路のチップ領域内の描画パターンを、所定の基準に従って、複数 のランクに分類し、複数のパターンデータを抽出する工程と、

当該ランク毎に必要とする検査精度を決定し精度データを生成する工程とを 備えたことを特徴とする検査用データの生成方法。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】

本発明は、マスクパターンの検査方法、検査装置、これに用いられる検査用データおよび検査用データ生成方法に係り、特にフォトマスクの検査工程における 検査精度データの抽出とその検査に関するものである。

[0002]

【従来の技術】

近年、各製品において半導体集積回路装置(以下LSIという)は、キーデバイスとして位置付けられており、製品の競争力確保のために、LSIの大規模化・高速化が要求されている。そして素子の微細化および高集積化に伴い、微細プロセスが必須となってきている。

このような状況の中で、設計どおりのパターン形成を行うためにはプロセス条件の制約は高まる一方である。

[0003]

半導体集積回路装置の形成に際しては、半導体基板表面に素子分離を行うとと もに所望の濃度のウェルを形成し、このウェル内に所望の導電型の不純物拡散領 域を形成し、さらには絶縁膜の形成および配線パターンの形成を行うように構成 されている。

[0004]

例えば配線パターンの形成に際しては、多結晶シリコン層、アルミニウム層、 金属シリサイド層などの導電性膜を形成した後、フォトマスクを介して露光を行い、所望のマスクパターンを形成するフォトリソグラフィ工程を経て、このマスクパターンをマスクとしてエッチングを行うことにより、配線パターンの形成がなされる。

[0005]

エッチング工程においては、マスクパターンから露呈する導電性膜が選択的に除去されるが、エッチャントの濃度、温度などの諸条件を最適化しても、マスクパターンの密度(面積率)ひいてはマスクパターンの周辺長によってエッチング速度にばらつきがある。このため、マスクパターンの密度あるいはパターンピッチによって、エッチング精度が異なり、マスクパターン領域が大き過ぎても小さ過ぎてもエッチング精度が低下する。

[0006]

また、拡散層の形成についても同様の問題があり、拡散層形成のためのイオン 注入領域が狭過ぎると、イオンの集中が生じ、所望の拡散プロファイルを得るこ とができない。従って拡散用のマスクパターン形成のためのフォトマスクの精度 も極めて重要である。

[0007]

そして各プロセスにおいては、それぞれフォトマスクを用いてパターン形成がなされるが、フォトマスク上のマスクパターンのパターン精度は、プロセスにおけるパターン形成の精度を大きく左右するものであるため、高精度化への要求が高まっている。

[0008]

このような状況の中で、欠陥検査工程においては、検査すべきフォトマスクの中でもっとも高精度である必要がある領域の必要精度をフォトマスク設計者から 入手し、その値を基準値として用いて検査することで、フォトマスクの欠陥を低

6/

減するための努力がなされている。

[0009]

このため、1枚のフォトマスク上では、全領域が同じ検査基準で検査されてい るため、本来なら実際の回路動作に影響を与えない範囲の欠陥であっても、欠陥 ありとして扱われ、再度修正あるいは製造のし直しを行うことになる。このため 発注から完成までに要する時間(TAT)が長くなるという問題があった。

また、フォトマスクは高価であるため、製造のし直しのために多数枚のフォト マスクブランクが必要となることによるコストの高騰も深刻な問題となっている 0

[0010]

また、昨今の半導体集積回路の製造プロセスにおいては、基板表面の平坦化の ためにCMP(Chemical Mechanical Etching)という方法が提案されている。こ の方法は、例えば、塗布法あるいはCVD法などにより、表面に絶縁膜を形成した 後、機械的に研磨しながら、化学的にエッチングを行うことにより、表面の平坦 化をはかるものである。しかしながら、下層の配線層のパターン密度が小さい場 合、所定面積以上のパターンのない領域が存在すると、絶縁膜を厚く形成しても 平坦化できず、その結果CMPを行っても配線パターンのない領域が凹部となり、 へこんだ状態のままとなる。

$[0\ 0\ 1\ 1]$

このように、レイアウトパターンに偏りがある場合、当該層について十分なパ ターン精度を得ることができないのみならず、当該層よりも上層のパターン精度 にも影響を及ぼすという問題があり、プロセス精度を十分に得ることができない という問題がある。

$[0\ 0\ 1\ 2]$

そこで、本出願人は、半導体チップのレイアウトパターンから当該マスクパタ ーンの面積率を抽出し、レイアウトパターンを構成する層のプロセス条件にもと づいて得られる当該層のレイアウトパターンの最適面積率を考慮して、当該層の マスクパターンの面積率をあわせるように、レイアウトパターンに、ダミーパタ ーンを付加配置し、当該層が最適面積率となるようにする方法を提案している(特許文献 1 参照)。

[0013]

【特許文献1】

特願2002-229215号

[0014]

ところで、このようなパターンの高精度化において極めて重要な要素であるフォトマスクは、欠陥検査工程を経て使用される。

この検査においても、検査すべきフォトマスクの中でもっとも精度条件の厳しい個所の必要精度をフォトマスクの設計者から入手し、そのデータを用いて検査を行っている。

この方法によれば、フォトマスク作成・検査時にはどこに一番厳しい個所があるか特定することなく検査を進めることが出来、歩留まりの向上をはかることができる。

[0015]

以下、従来のフォトマスクの検査フローについて図面を参照しつつ説明する。 図20に従来のフォトマスク検査フロー図を示す。

この方法では、まず、デザインルールに基づいて、フォトマスクのパターンを作成する(ステップ101)。次に、このようにして得られたフォトマスクのパターンをフォトマスク描画用のデータに変換してフォトマスクの製作部門または製作別会社へデータを渡し、実際のフォトマスクの製作が開始する(ステップ102)。

[0016]

このようにデータを渡す際に併せてパターンのデザインルールの最小値を検査 精度データとして指示する(ステップ106)。

一方、フォトマスクの製作部門または製作別会社は、ステップ102で形成されたフォトマスクの描画データを用いてフォトマスクブランク上にパターンを描画してフォトマスクを形成する(ステップ103)。

次に、前記ステップ106で得られた検査精度データに基づきパターン形成の 合否を判定する(ステップ104)。 そして検査精度データの範囲内であると判断されたもののみ合格であると判断 される(ステップ105)。

$[0\ 0\ 1\ 7]$

しかしながら、近年のプロセスの微細化に伴い、最小のパターン幅や間隔がはますます小さくなる傾向にある。例えば、図21 (a)に示すように、最小間隔203で配置された最小幅のパターン210~213と、図21 (b)に示すように、間隔204で配置された大間隔パターン214~216を含むフォトマスクを形成した場合を考える。例えば最小間隔幅203のパターンの中に、形成される欠陥の許容範囲を許容欠陥201で示す大きさであるとする。このとき、この欠陥201よりも大きさの小さいパターン欠陥206があった場合、検査工程では許容範囲内であると判断している。

[0018]

また、この許容欠陥201よりも大きさの大きいパターン欠陥202があった 場合、検査工程ではこの欠陥202は、許容欠陥201より大きいため検査では 、このフォトマスクは欠陥であると判断される。

しかしながら同一のフォトマスク内では許容欠陥201の大ききは1種類であり、いかなる大きいパターン幅の領域でも同じ許容欠陥201を基準として同様の処理がなされる。

$[0\ 0\ 1\ 9]$

【発明が解決しようとする課題】

このため、許容欠陥201より大きいパターン欠陥202があった場合、図21(b)に示すように、間隔204が最小間隔203よりもはるかに大きい間隔をもつのパターン214と215の間でも、この欠陥202も検査工程では欠陥であると判断している。しかしながら、実際のデザインルールではこのように間隔の大きい領域にこのような欠陥が存在しても、問題が生じることは皆無である。にもかかわらず、修正工程に入り、再度検査を行うという工程が付加されることになる。

[0020]

このように従来の方法では、フォトマスク全体にわたり、最小間隔203に合

わせた検査精度を要求しているため、問題が生じることのない大きさの欠陥20 2も検査工程で欠陥であると判断している。

[0021]

また、同様の欠陥が発生して、実際にはパターン同士が短絡する可能性のあるような場合でも、隣接パターンが同一ノードである場合や、前述したような目的で形成されるダミーパターンであるような場合には、何ら問題はなく、従って修正を行ったりする必要もない。にもかかわらずこの場合に欠陥であると判断され、修正工程に入り再度検査を行うという工程が付加されることになる。

従って、必要以上の精度で検査が実施され、修正頻度が増大し、これにより、フォトマスク作成期間(TAT)の短縮と作成費用の削減を阻むという問題が顕在化している。

[0022]

本発明は前記実情に鑑みてなされたもので、TATの短縮とコストの削減を図ることの可能なフォトマスクの検査方法を提供することを目的とする。

またTATの短縮とコストの削減を図ることの可能なフォトマスクの検査装置を提供することを目的とする。

またフォトマスク作成にあたり、TATの短縮とコストの削減を図ることの可能な検査用データを提供することを目的とする。

またフォトマスク作成にあたり、TATの短縮とコストの削減を図ることの可能な検査用データ生成方法を提供することを目的とする。

[0023]

【課題を解決するための手段】

上記課題を解決するために、本発明の方法では、チップ領域のパターンの特徴にもとづき、各パターンの精度データを抽出して、その精度データに基づいて検査を行うことにより、的確な精度での検査を行うことができるようにしたことを特徴としている。

なおここで半導体集積回路のチップ領域とは、半導体チップのスクライブラインを除く機能領域を示すものとする。

0024

すなわち本発明のフォトマスクの検査方法では、描画パターンデータに基づいて形成された半導体集積回路用のフォトマスクを検査する方法において、前記半導体集積回路のチップ領域内の描画パターンを、所定の基準に従って、複数のランクに分類して抽出する工程と、当該ランク毎に検査精度を決定し、この決定された検査精度を満たしているか否かによってフォトマスクの良否を判定する工程とを具備している。また、パッド領域が、大きなパターンであるときは、パッド領域は別に低ランクの精度領域とし、パッド領域を除くチップ領域を複数のランクに分類して検査データを作成するのが望ましい。

[0025]

この方法によれば、チップ領域のパターンの特徴にもとづき、各パターンの精度データを抽出して、その精度データを複数のランクに分類し、的確な精度での検査を行うようにしているため、短時間で信頼性の高いフォトマスクを作成することが可能となる。また、必要以上に精度を求めて、作り直しを行うことによりコストの高騰を招くこともないためコストの削減を図ることが可能となる。

[0026]

望ましくは、描画パターンの機能的特徴に応じて、精度データを複数ランクに分類して抽出するようにすれば、より適切な検査が可能となる。ここで機能的特徴とは、当該パターンのもつ機能による特徴を考慮し、検査を行うようにしたものである。例えばこのフォトマスクの描画パターンが、トランジスタのチャネル長を規定するゲート電極のパターンを含む場合、あるいは、センサ面積を規定する領域となるpn接合の形成のためのイオン注入用のマスクパターンを含む場合は、これらのパターンはより高精度である必要がある。また、同一ノードである場合あるいは、ダミーパターンである場合は他領域に比べて低精度であってもよいなど、パターンの機能的特徴に応じて精度をランク分けすることにより、より適切な検査を高速で行うことが可能となる。

[0027]

望ましくは、前記抽出する工程は、描画パターンがダミーパターンであるか否かによって前記半導体集積回路のチップ領域内の描画パターンを、複数ランクに分類して抽出する工程であることを特徴とする。

[0028]

望ましくは、前記抽出する工程は、描画パターンが同一ノードであるか否かに よって前記半導体集積回路のチップ領域内の描画パターンを、複数ランクに分類 して抽出する工程であることを特徴とする。

[0029]

望ましくは、描画パターンの形状的特徴に応じて、複数ランクに分類して抽出するようにすれば、より適切な検査が可能となる。例えば、最近接パターンからの距離に基づいて、複数ランクに分類して抽出する、描画パターンのコーナーからの距離に基づいて、複数ランクに分類して抽出するなどの方法により、より高効率の検査を行うことが可能となる。

[0030]

また分類の単位としては、パターンごとに前記基準に応じて複数ランクに分類して抽出することにより、単位としての切り出し方が簡単であり、効率よく分類することが可能となる。

[0031]

また分類の単位としては、ライン(パターンエッジ)ごとに前記基準に応じて 複数ランクに分類して抽出することにより、データが少なくてすみ演算が容易と なる場合もある。例えば、例えば、最近接パターンとの距離に応じて分類するよ うな場合にはこの単位での検査を用いることにより、データ処理が容易となる。

[0032]

また分類の単位としては、エリアごとに前記基準に応じて複数ランクに分類して抽出することにより、単位としての切り出し方がより簡単であり、効率よく分類することが可能となる。例えば、同一ノードである複数のパターンを抽出するような場合は、エリアごとの分類方法を用いることにより、容易に処理を行うことが可能となる。

[0033]

望ましくは、フォトマスクのマスクパターンのパターン幅の増大か減少かで精 度条件を変化させて判定するようにすれば、より適切な判定が可能となる。例え ば、ラインアンドスペースパターンの場合、マスクパターンのパターン幅が増大 する方向での誤差が生じている場合は、最近接パターンとの距離が所定範囲以上であるように考慮した精度条件を用いる必要がある。一方、パターン幅が減少する方向での誤差が生じている場合は、パターン幅が所定幅以上であるように考慮した精度条件を用いる必要がある。

[0034]

また、当該パターンがダミーパターンであるか否かを検出し、ダミーパターンであるときは精度条件をゆるくするようにすれば、必要以上の精度条件で、本来合格であるはずのフォトマスクが不合格となるのを防ぐことが可能となる。

[0035]

また、複数のパターンが同一ノードであるか否かを検出し、同一ノードであるときは精度条件をゆるくするようにしている。例えば隣接する2つのパターンが同一ノードである場合は、近接していてもよい。また複数のコンタクトホールでコンタクトしているような場合には、いずれかのコンタクトホールパターンが機能していれば良い。このように同一ノードのパターンが複数存在する場合には、導通しても良い場合あるいはいずれかが機能すれば良い場合も多く、精度条件をゆるくしても良い場合も多い。

[0036]

また、同一レイヤー内のパターンによって同一ノードとなっている場合に、描画データによってのみ判断できるため特に検査容易性が高く、この方法は有効である。

さらにまたこれら上層または下層に位置するレイヤー内のパターンを介してコンタクトすることにより、同一ノードとなっている場合にも、有効である。

[0037]

また、描画パターンがコンタクトアレイを含む配線用パターンであるとき、前記判定する工程は、前記コンタクトアレイが1個どりであるか複数個どりであるかを検出し、1個どりか複数個どりかに応じて精度条件を変えるようにしたことを特徴とする。複数個どりである場合には、いずれかが正常に形成されていれば特性上問題ないため、精度条件はゆるくてもよいことになる。

[0038]

また、描画パターンがコンタクトホール形成用パターンであるとき、前記判定する工程は、前記コンタクトアレイが1個どりであるか複数個どりであるかを検出し、1個どりであるか複数個どりであるかに応じて精度条件を変えるようにしたことを特徴とする。この場合も、複数個どりである場合には、いずれかが正常に形成されていれば特性上問題ないため、精度条件はゆるくてもよいことになる

[0039]

なお、高速配線領域を特に高精度領域としてもよい。

また、ノイズの低減のために、追加した追加容量領域についてはより精度をゆるくしてもよい。

[0040]

望ましくは、前記抽出する工程は、製造欠陥密度と製造欠陥サイズとの関係式と、製造欠陥発生確率で重み付けされたパターン面積と製造欠陥サイズとの関係式との交点によって決まる臨界点にもとづいて、前記臨界点よりも上であるか否かで、2つのランクに分類して抽出することで、歩留まりとマスク検査コストとのトレードオフを最適化することができる。

[0041]

望ましくは、描画パターンデータに基づいて形成された半導体集積回路用フォトマスクの検査装置において、前記半導体集積回路のチップ領域内の描画パターンを、所定の基準に従って、複数のランクに分類し、複数のパターンデータを抽出する手段と、当該ランク毎に必要とする検査精度を決定し精度データを生成する生成手段と、前記パターンデータが前記精度データを満たしているか否かを分類されたパターンデータ毎に判定する判定手段とを備えたことを特徴とする。

$[0\ 0\ 4\ 2\]$

また、本発明の検査用データは、描画パターンデータに基づいて形成された半導体集積回路用フォトマスクの検査用データであって、前記半導体集積回路のチップ領域内の描画パターンを、所定の基準に従って、複数のランクに分類して抽出された複数のパターンデータと、当該ランク毎に必要とする検査精度を示す精度データとを備えたことを特徴とする。

かかるデータを用いることにより、高速で信頼性の高いフォトマスクを低コストで提供することが可能となる。

[0043]

本発明の検査用データ生成方法では、半導体集積回路のチップ領域内の描画パターンを、所定の基準に従って、複数のランクに分類し、複数のパターンデータを抽出する工程と、当該ランク毎に必要とする検査精度を決定し精度データを生成する工程とを備えたことを特徴とする。

かかる方法によれば、高速で信頼性の高いフォトマスクを低コストで提供する ことのできる検査用データを形成することができる。

なお、ここでチップ領域とは、ウェハ上の半導体領域であって、スクライブラインを除くものとする。

[0044]

【発明の実施の形態】

次に、本発明の実施の形態に係るフォトマスク検査方法について説明する。 (第1の実施の形態)

本発明のフォトマスクの検査方法では、描画パターンデータに基づいて形成された半導体集積回路用のフォトマスクを検査するに際し、半導体集積回路のチップ領域内の描画パターンを、所定の基準に従って、複数のランクに分類して抽出し、ランク毎に検査精度を決定し、この決定された検査精度を満たしているか否かによってフォトマスクの良否を判定するようにしたことを特徴とする。

[0045]

図1は、本実施の形態のフォトマスク検査フローを示している。従来の検査フローでは、デザインルールからフォトマスク全体にわたり一定の精度を指示していたのに対し、本実施の形態では、フォトマスクパターン設計ステップ101で得られたフォトマスクパターンに基づいて検査用精度データ306を別に形成し、この検査用精度データ306に基づいて、パターンエリアごとに設定された検査精度基準に基づいてフォトマスクの検査を実行するようにしている。

[0046]

すなわち、まずフォトマスクパターン設計ステップ101で得られたフォトマ

スクパターンに基づいて検査用精度データ306を別に形成する。

[0047]

例えば、図2に一例を模式図で示すように、ゲート配線を含む多結晶シリコン層のレイアウトパターン1から、トランジスタ領域2のみを抽出する。この抽出されたトランジスタ領域2は図3に要部拡大図を示すように素子分離領域(図示せず)で囲まれた活性領域4内にソース・ドレイン領域が形成せしめられてなるものである。ここで、ゲート配線3が活性領域4上を走行する部分においてはチャネル長を決定する部分となる。

[0048]

従って図4に示すように、この活性領域4上のゲート配線3Tは、トランジスタ特性を大きく左右する領域であるため、パターン精度は極めて高精度である必要がある。これに対し活性領域4上のゲート配線3T以外の領域3Cは、活性領域4上のゲート配線3Tに比べてラフであってもよい。

[0049]

そこで、ゲート配線3のパターンのうち、活性領域4上のゲート配線3TをAランク領域RAとし、それ以外のゲート配線3C、活性領域以外のゲートおよび、チップ内の他の部分全体をBランク領域RBとし、これらのパターンを別に抽出し、検査のためのパターン精度をAランクでは、Bランクよりも高くなるようにし、2段階にしてデータを作成する。

[0050]

このようにして、フォトマスクパターン設計ステップ101でなされたレイアウトパターンデータに基づき、ステップ102でフォトマスク描画データ (レイアウトパターンデータ) を作成する。

そしてステップ101で得られたレイアウトパターンデータに基づいて、パターン領域をAランクとBランクとの2つのランクに区分し、各区分における検査用の精度データ306を作成する。

$[0\ 0\ 5\ 1]$

このようにして得られた検査用の精度データをステップ102で得られたフォトマスク描画データと並行して抽出し、フォトマスク作成部門もしくは作成会社

にわたす。

[0052]

そして、このステップ102で得られたフォトマスク描画データとステップ306で得られた検査用精度データ306とを受領したフォトマスク作成部門もしくは作成会社では、引継ぎフォトマスクの描画プロセス(ステップ103)を経てフォトマスクブランク上にパターンを形成する。

[0053]

次に形成されたフォトマスクパターンを、検査用精度データ306に基づいて 領域ごとに必要精度でパターンの欠陥を検査する(ステップ104)。

この検査ステップ104では、図5に示すように、形成されたフォトマスクパターンからAランクの検査領域(図4のRA)に相当する領域のみを抽出し(ステップ401)、この検査領域が前述の検査精度の範囲内であるか否かを判断する(ステップ402)。

[0054]

そしてこのステップ402で検査精度の範囲内であると判断された場合は、残りの領域すなわちBランクの検査領域(図4のRA以外の全領域、すなわち図2のチップ1の領域)について、前述の検査精度の範囲内であるか否かを判断する(ステップ403)。

[0055]

そしてこのステップ403で検査精度の範囲内であると判断された場合は、合格となり図1の出荷ステップ105に進む。

一方前記ステップ403で検査精度の範囲を越えていると判断された場合は、 不合格となり、再度ステップ103に戻り、フォトマスクの製造がなされる。

また前記ステップ402で検査精度の範囲を越えていると判断された場合は、 不合格となり、再度ステップ103に戻り、フォトマスクの製造がなされる。

[0056]

このようにして製造・検査が繰り返され検査ステップ104で欠陥なしと判断 されたものは検査合格製品として出荷される(ステップ105)。

[0057]

この方法によれば、ゲート配線の機能的特徴であるチャネル長の確保を特に重要視し、チャネル長を左右する領域をランクAの領域とし、より高精度のパターン精度をもたせるようにしている。従って、この方法では、高精度のパターン精度を必要とするランクAの領域に対してのみ高精度の検査用精度データを用いて検査がなされる一方、高精度のパターン精度を必要としないランクBの領域ではより精度基準を緩めて検査がなされるため、必要以上に検査は厳しくなく、短時間で検査がなされ、また、早期に検査不良が検出されるため、その分は低コスト化をはかることができる。

[0058]

このようにして短時間で最適な検査精度で検査を行うことができ、高品質のフォトマスクを低コストで形成することができる。またTATの短縮を図ることが可能となる。

[0059]

なお前記判断ステップにおいては、顕微鏡などを用いてフォトマスク上のパターンを観察しながら、精度条件に基づいて観察するという方法がとられることが多いが、CCDカメラなどで撮像し、撮像パターンをイメージデータとして、画像処理を行うことにより、パターンを抽出し、抽出されたパターンごとに精度データを参照して判断するようにしてもよい。またこの判断自体についても画像処理により比較判断処理を行うことにより自動的処理を実現するようにしてもよい

[0060]

(第2の実施の形態)

なお、前記第1の実施の形態では検査ランクの分類を領域ごとに指定するよう にしたが、パターン毎に指定するようにしてもよい。

すなわち、図6に示すように、ゲート配線3のうち真のゲート領域を構成する領域のゲートパターンのみを高精度の検査ランクに相当するA検査ランクパターンPAとし、それ以外のパターンをより低いランクに相当するB検査ランクパターンPBとした。

$[0\ 0\ 6\ 1]$

この場合もフォトマスクの検査工程において、検査用データの抽出のしかたが 異なるのと検査基準が異なるのとを除けば前記第1の実施の形態と同様である。

この方法によっても、前記第1の実施の形態と同様にチャネル長の確保が確実となり、短時間で高品質のフォトマスクを低コストで実現することができるが、この方法によれば、前記第1の実施の形態に比べて特に、描画用データ(マスクパターンデータ)に検査ランクを示すデータを形成することができるという効果がある。

[0062]

(第3の実施の形態)

また、前記第1の実施の形態では検査ランクの分類を領域ごとに指定するようにしたが、パターンのエッジで指定するようにしてもよい。

[0063]

すなわち、図7に示すように、ゲート配線3のうち真のゲート領域を構成する 領域のゲートパターンエッジのみを高精度の検査ランクに相当するA検査ランク エッジEAとし、それ以外のパターンをより低いランクに相当するB検査ランク エッジEBとした。

[0064]

この場合もフォトマスクの検査工程において、検査用データの抽出のしかたが 異なるのと検査基準が異なるのとを除けば前記第1の実施の形態と同様である。

この方法によれば、前記第1の実施の形態に比べて、エッジ毎に判断のランク を設定することができるという効果がある。

[0065]

(第4の実施の形態)

次に、本発明の第4の実施の形態について説明する。

前記第1乃至第3の実施の形態ではトランジスタのゲート配線のチャネル長の確保に着目した検査方法について説明したが、この例ではコンタクトホールなどのホールをもつゲート配線パターンのコンタクトにおけるずれを検知し、コンタクトミスを防止する点に特に留意した検査方法について説明する。

[0066]

ここではトランジスタのゲート配線上へのコンタクトのためのコンタクトホールhの存在に着目し、検査ランクを分類したものである。

すなわち、図2に示したトランジスタアレイチップにおいて、図8 (a)に示すようにゲート配線パターン3上でコンタクトホールhのある領域を特に高精度の検査ランクで検査するようにしたものである。

[0067]

ここでは図8(b)に示すように、領域で指定し、コンタクトホールを中心と する所定サイズの正方形領域をより高精度ランクのA検査ランク領域RAとし、 それ以外の領域をB検査ランク領域RBとし、これを検査用データとして用いる ようにしたものである。

検査工程については図5に示したものと同様のフローチャートに従って検査を 実行する。

かかる構成によれば、コンタクトホールの近傍でより高精度の検査を行うよう にしているため、コンタクトミスを低減し、高速で信頼性の高いフォトマスクを 形成することができる。

[0068]

また前記第4の実施の形態の変形例として、図8(c)に示すように、パターンで指定しゲート配線3のうちコンタクトホールhの近傍のゲートパターンのみを高精度の検査ランクに相当するA検査ランクパターンPAとし、それ以外のパターンをより低いランクに相当するB検査ランクパターンPBとした。

[0069]

この場合もフォトマスクの検査工程において、検査用データの抽出のしかたが 異なるのと検査基準が異なるのとを除けば前記実施の形態と同様である。

[0070]

この方法によれば、前記第1の実施の形態に比べて歩留まりへのダメージを抑制しつつもマスク検査コストの低減をはかることができるという効果がある。

[0071]

また、第4の実施の形態の変形例として、図8(d)に示すように、エッジで 指定しゲート配線3のうちコンタクトホールhの近傍のゲートパターンエッジの みを高精度の検査ランクに相当するA検査ランクエッジEAとし、それ以外のパターンをより低いランクに相当するB検査ランクエッジEBとした。

[0072]

この場合もフォトマスクの検査工程において、検査用データの抽出のしかたが 異なるのと検査基準が異なるのとを除けば前記実施の形態と同様である。

[0073]

この方法によれば、前記第1の実施の形態に比べて、エッジ毎に判断のランク を設定することができるという効果がある。

なお、本実施の形態では、トランジスタアレイを構成する半導体集積回路のゲート配線用のフォトマスクについて説明したが、他の半導体集積回路にも適用可能であることはいうまでもない。

[0074]

(第5の実施の形態)

次に、本発明の第5の実施の形態について説明する。

前記第1乃至3の実施の形態ではトランジスタのゲート配線の機能的特徴であるチャネル長の確保を特に重要視した検査方法、前記第4の実施の形態では、トランジスタのゲート配線の機能的特徴であるコンタクトの確保を特に重要視した検査方法について説明した。これらはいずれも機能的特徴であるが、次に、特に形状的特徴に留意した検査方法について説明する。

[0075]

ここでも図2に示したトランジスタアレイチップを形成するためのゲート配線 用フォトマスクを例にとって説明する。

この例ではパターンのコーナー部Cは、高周波回路の、信号伝送部などを除いては、若干なだらかになっていても、特性的に影響はない場合が多い。この点に着目し、図2に示したトランジスタアレイチップにおいて、図9(a)に示すようにゲート配線パターン3上で、コーナー部Cの近傍の領域を特に精度をおとした検査ランクで検査するようにしたものである。

[0076]

ここでは図9(b)に示すように、露光用光源の波長や、パターン間隔などか

ら決定される領域で指定されたし、正方形領域をより低い精度ランクのB検査ランク領域RBとし、それ以外の領域をA検査ランク領域RAとし、これを検査用データとして用いるようにしたものである。

検査工程については図5に示したものと同様のフローチャートに従って検査を 実行する。

[0077]

まず、形成されたフォトマスクパターンを、上述したようにコーナー部近傍の 正方形領域をより低い精度ランクのB検査ランク領域RBとし、それ以外の領域 をA検査ランク領域RAとして2段階のランクに分類して形成した検査用精度デ ータに基づいて領域ごとに必要精度でパターンの欠陥を検査する(ステップ10 4)。

[0078]

この検査ステップ104では、図10に示すように、形成されたフォトマスクパターンからBランクの検査領域(図9(b)参照)に相当する領域のみを抽出し(ステップ1001)、この検査領域が前述の検査精度の範囲内であるか否かを判断する(ステップ1002)。

[0079]

そしてこのステップ1002で検査精度の範囲内であると判断された場合は、 残りの領域すなわちAランクの検査領域(図9(b)のB以外の全領域)につい て、前述の検査精度の範囲内であるか否かを判断する(ステップ1003)。

そしてこのステップ1003で検査精度の範囲内であると判断された場合は、 合格となり図1の出荷ステップ105に進む。

[0080]

一方前記ステップ1003で検査精度の範囲を越えていると判断された場合は、不合格となり、再度ステップ103に戻り、フォトマスクの製造がなされる。

[0081]

また前記ステップ1002で検査精度の範囲を越えていると判断された場合は 、不合格となり、再度ステップ103に戻り、フォトマスクの製造がなされる。

[0082]

このようにして製造・検査が繰り返され検査ステップ104で欠陥なしと判断 されたものは検査合格製品として出荷される(ステップ105)。

[0083]

かかる構成によれば、パターンの形状に着目し、パターンのコーナー部に相当する領域は精度を緩めて検査を行うようにしているため、機能上問題のないばらつきは可であるとし、本来なら検査不合格とされていたものを合格とすることにより、歩留まりの向上をはかるとともに、高速で信頼性の高いフォトマスクを形成することができる。

[0084]

また前記第5の実施の形態の変形例として、図9(c)に示すように、パターンで指定しゲート配線3のうちコーナーのパターンのみを低い精度の検査ランクに相当するB検査ランクパターンPBとし、それ以外のパターンをより高いランクに相当するA検査ランクパターンPAとした。ここでは、コーナーからの距離に基づいてランクを決定する。

[0085]

この場合もフォトマスクの検査工程において、検査用データの抽出のしかたが 異なるのと検査基準が異なるのとを除けば前記実施の形態と同様である。

[0086]

この方法によっても、前記第1の実施の形態に比べて特に、描画用データ(マスクパターンデータ)に検査ランクを示すデータを形成することができるという効果がある。

[0087]

また、第5の実施の形態の変形例として、図9(d)に示すように、エッジで指定しゲート配線3のうちコーナー部のパターンエッジのみを低い精度の検査ランクに相当するB検査ランクエッジEBとし、それ以外のパターンをより高いランクに相当するA検査ランクエッジEAとした。

[0088]

この場合もフォトマスクの検査工程において、検査用データの抽出のしかたが 異なるのと検査基準が異なるのとを除けば前記実施の形態と同様である。

[0089]

この方法によれば、前記第1の実施の形態に比べて、エッジ毎に判断のランク を設定することができるという効果がある。

[0090]

なお、本実施の形態では、トランジスタアレイを構成する半導体集積回路のゲート配線用のフォトマスクについて説明したが、他の半導体集積回路にも適用可能であることはいうまでもない。

[0091]

(第6の実施の形態)

次に、本発明の第6の実施の形態について説明する。

本実施の形態では、前記第5の実施の形態に引き続き形状的特徴、特に、配線の間隔により分類して精度ランクを分けた検査方法について説明する。

[0092]

ここでも図2に示したトランジスタアレイチップを形成するためのゲート配線 用フォトマスクを例にとって説明する。

この例では、パターンが太くなる方向に欠陥が発生するプロセスを経て形成される場合において適用されるもので、パターン上で特に配線が高密度に形成されている領域の、ライン幅の狭い領域の検査規格を高度に設定し、他の領域の検査規格を低くしたものである。図2に示したトランジスタアレイチップにおいて、図11(a)に示すようにラインアンドスペース領域で、ライン11a、11b、11cが配列されているとき、これらのライン間の間隔w1、w2に着目し、この間隔w1がある一定値以下である領域は、より高度の検査領域とし、他の領域は特に精度をおとした検査ランクで検査するようにしたものである。

[0093]

ここでは図11(b)に示すように、領域で指定し、ライン間隔w1の小さい 領域をより高い精度ランクのA検査ランク領域RAとし、それ以外の領域をB検 査ランク領域RBとし、これを検査用データとして用いるようにしたものである

検査工程については図5に示したものと同様のフローチャートに従って検査を

実行する。

[0094]

このようにして製造・検査が繰り返され検査ステップ104で欠陥なしと判断 されたものは検査合格製品として出荷される(ステップ105)。

[0095]

かかる構成によれば、パターンの形状に着目し、ライン間隔の小さい領域は精度を高めて検査を行うようにしているため、高精度パターンを必要とする領域に対してのみ高精度の検査を行うようにしているため、本来なら検査不合格とされていたものを合格とすることにより、歩留まりの向上をはかるとともに、高速で信頼性の高いフォトマスクを形成することができる。

[0096]

また前記第6の実施の形態の変形例として、図11(c)に示すように、パターンで指定しゲート配線3のうちライン間隔の小さいパターンのみを高い精度の検査ランクに相当するA検査ランクパターンPAとし、それ以外のパターンをより低いランクに相当するB検査ランクパターンPBとした。

[0097]

この場合もフォトマスクの検査工程において、検査用データの抽出のしかたが 異なるのと検査基準が異なるのとを除けば前記実施の形態と同様である。

$[0\ 0\ 9\ 8]$

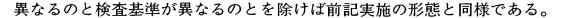
この方法によっても、前記第1の実施の形態に比べて特に、描画用データ(マスクパターンデータ)に検査ランクを示すデータを形成することができるという効果がある。

[0099]

また、第6の実施の形態の変形例として、図11 (d)に示すように、エッジで指定しゲート配線3のうち配線間隔の小さいパターンのパターンエッジのみを高い精度の検査ランクに相当するA検査ランクエッジEAとし、それ以外のパターンをより低いランクに相当するB検査ランクエッジEBとした。

[0100]

この場合もフォトマスクの検査工程において、検査用データの抽出のしかたが



[0101]

この方法によれば、前記第1の実施の形態に比べて、エッジ毎に判断のランク を設定することができるという効果がある。

[0102]

なお、本実施の形態では、トランジスタアレイを構成する半導体集積回路のゲート配線用のフォトマスクについて説明したが、他の半導体集積回路にも適用可能であることはいうまでもない。

[0103]

(第7の実施の形態)

次に、本発明の第7の実施の形態について説明する。

本実施の形態では、前記第6の実施の形態に引き続き形状的特徴、特に、配線幅により分類して精度ランクを分けた検査方法について説明する。

[0 1 0 4]

ここでも図2に示したトランジスタアレイチップを形成するためのゲート配線 用フォトマスクを例にとって説明する。

この例では、パターンが細くなる方向に欠陥が発生するプロセスを経て形成される場合において適用されるもので、パターン上で特に配線が高密度に形成されている領域の、ライン幅の狭い領域の検査規格を高度に設定し、他の領域の検査規格を低くし、これを検査用データとして用いるようにしたものである。図2に示したトランジスタアレイチップにおいて、図12(a)に示すようにラインアンドスペース領域で、ライン12a、12bが配列されているとき、これらのライン幅L1、L2に着目し、この幅L1があらかじめ決められた所定の値以下の領域は、より高度の検査領域とし、他の領域は特に精度をおとした検査ランクで検査するようにしたものである。

[0105]

ここでは図12(b)に示すように、領域で指定し、ライン幅L1の小さい領域をより高い精度ランクのA検査ランク領域RAとし、それ以外の領域をB検査ランク領域RBとしたものである。

検査工程については図5に示したものと同様のフローチャートに従って検査を 実行する。

[0106]

このようにして製造・検査が繰り返され検査ステップ104で欠陥なしと判断されたものは検査合格製品として出荷される(ステップ105)。

[0107]

かかる構成によれば、パターンの形状に着目し、ライン幅の小さい領域は精度 を高めて検査を行うようにしているため、高精度パターンを必要とする領域に対 してのみ高精度の検査を行うようにしているため、本来なら検査不合格とされて いたものを合格とすることにより、歩留まりの向上をはかるとともに、高速で信 頼性の高いフォトマスクを形成することができる。

[0108]

また前記第7の実施の形態の変形例として、図12(c)に示すように、パターンで指定しゲート配線3のうちライン幅の小さいパターンのみを高い精度の検査ランクに相当するA検査ランクパターンPAとし、それ以外のパターンをより低いランクに相当するB検査ランクパターンPBとした。

[0109]

この場合もフォトマスクの検査工程において、検査用データの抽出のしかたが 異なるのと検査基準が異なるのとを除けば前記実施の形態と同様である。

[0110]

この方法によっても、前記第1の実施の形態に比べて特に、描画用データ(マスクパターンデータ)に検査ランクを示すデータを形成することができるという。効果がある。

[0111]

また、第6の実施の形態の変形例として、図12(d)に示すように、エッジで指定しゲート配線3のうち配線幅の小さいパターンのパターンエッジのみを高い精度の検査ランクに相当するA検査ランクエッジEAとし、それ以外のパターンをより低いランクに相当するB検査ランクエッジEBとした。

[0112]

この場合もフォトマスクの検査工程において、検査用データの抽出のしかたが 異なるのと検査基準が異なるのとを除けば前記実施の形態と同様である。

[0113]

この方法によれば、前記実施の形態に比べて、欠陥の方向(パターン幅の増減)によらず安定して歩留まりを確保することができるという効果がある。

[0114]

なお、本実施の形態では、トランジスタアレイを構成する半導体集積回路のゲート配線用のフォトマスクについて説明したが、他の半導体集積回路にも適用可能であることはいうまでもない。

[0115]

(第8の実施の形態)

次に、本発明の第8の実施の形態について説明する。

本実施の形態では、コンタクトホール形成用のフォトマスクの検査方法および 検査用データについて説明する。ここでは、前記第1の実施の形態に引き続き機 能的特徴、特に、同一ノードのコンタクトホールが複数個存在している場合には 検査規格をゆるくするように分類して精度ランクを分けた検査方法について説明 する。

[0116]

ここでも図2に示したトランジスタアレイチップを形成するためのコンタクト ホール形成用フォトマスクを例にとって説明する。

この例は、パターンが細くなる方向に欠陥が発生する場合すなわち等方性エッチングによりエッチング断面がテーパ状になるような場合において適用されるもので、パターン上で同一ノードのコンタクトホールが複数個存在している領域の検査規格を、他の領域の検査規格よりも低くしたものである。図2に示したトランジスタアレイチップにおいて、図13(a)に示すようなコンタクトホールパターン13a、13bが配列されているとき、これらの形成状況に着目し、同一ノードのコンタクトホールが複数個存在している領域について、他の領域よりも特に精度をおとした検査ランクで検査するようにしたものである。

[0117]

ここでは図13(b)に示すように、領域で指定し、同一ノードのコンタクトホールが複数個存在している領域をより低い精度ランクのB検査ランク領域RBとし、それ以外の領域をA検査ランク領域RAとし、これを検査用データとして用いるようにしたものである。

検査工程については図10に示したものと同様のフローチャートに従って検査 を実行する。

[0118]

このようにして製造・検査が繰り返され検査ステップ104で欠陥なしと判断されたものは検査合格製品として出荷される(ステップ105)。

[0119]

かかる構成によれば、パターンの形状状況に着目し、同一ノードのコンタクトホールが複数個存在している領域をより低い精度ランクで検査を行うようにしているため、本来なら検査不合格とされていたものを合格とすることにより、歩留まりの向上をはかるとともに、高速で信頼性の高いフォトマスクを形成することができる。

$[0\ 1\ 2\ 0\]$

また前記第8の実施の形態の変形例として、図13 (c) に示すように、パターンで指定しコンタクトパターン13a、bのうち同一ノードのコンタクトホールが複数個存在しているパターン13bのみを低い精度の検査ランクに相当するB検査ランクパターンPBとし、それ以外のパターンをより高いランクに相当するA検査ランクパターンPAとした。

[0121]

この場合もフォトマスクの検査工程において、検査用データの抽出のしかたが 異なるのと検査基準が異なるのとを除けば前記実施の形態と同様である。

[0122]

この方法によれば、描画用データ(マスクパターンデータ)に検査ランクを示すデータを形成することができるという効果がある。

[0123]

また、第8の実施の形態の変形例として、図13(d)に示すように、エッジ

で指定しコンタクトホールエッジのうち同一ノードのコンタクトホールが複数個存在する場合のパターンエッジはより低い精度の検査ランクに相当するB検査ランクエッジEBとし、それ以外のパターンをより高いランクに相当するA検査ランクエッジEAとした。

[0124]

この場合もフォトマスクの検査工程において、検査用データの抽出のしかたが 異なるのと検査基準が異なるのとを除けば前記実施の形態と同様である。

[0125]

この方法によれば、前記第1の実施の形態に比べて、エッジ毎に判断のランク を設定することができるという効果がある。

[0126]

なお、本実施の形態では、トランジスタアレイを構成する半導体集積回路のゲート配線用のフォトマスクについて説明したが、他の半導体集積回路にも適用可能であることはいうまでもない。

[0127]

また、前記実施の形態では同一ノードのコンタクトホールが近接領域に複数個存在している場合について説明したが、離間した位置に同一ノードのコンタクトホールが存在する場合についても、いずれかのコンタクトホールでコンタクトが可能になればよいという観点でみると、同様の検査方法を用いるようにすればよい。

[0128]

また、前記実施の形態ではプロセスにおいてパターンが細くなる方向、すなわちコンタクトホールが小さくなる場合の検査について説明したが、オーバーエッチングが生じてパターンが太くなる方向すなわち開口領域が大きくなる方向でのエッチングについても同様である。

[0129]

(第9の実施の形態)

次に、本発明の第9の実施の形態について説明する。

前記第8の実施の形態では、コンタクトホール形成用のフォトマスクの検査方

法および検査用データについて説明したが、この例ではゲート配線などの配線パターン形成用のフォトマスクにおいて、前記第8の実施の形態に引き続き機能的特徴、特に、同一ノードのパターンである場合には、パターンが太くなる方向に欠陥発生している場合の検査規格をゆるくするように分類して精度ランクを分けた検査方法について説明する。

[0130]

ここでも図2に示したトランジスタアレイチップを形成するためのコンタクト ホール形成用フォトマスクを例にとって説明する。

この例は、パターンが太くなる方向に欠陥が発生する場合において適用されるもので、領域内に異なるノードのパターンを含む領域の検査規格を、他の領域の検査規格よりも高くしたものである。図2に示したトランジスタアレイチップにおいて、図14(a)に示すようなライン14a、14bが配列されているとき、これらの機能的状況に着目し、異なるノードのパターンを含む領域について、他の領域よりも特に精度を高めた検査ランクで検査するようにしたものである。

[0131]

ここでは図14(b)に示すように、領域で指定し、異なるノードのパターンが複数個存在している領域をA検査ランク領域RAとし、同一ノードの領域をB検査ランク領域RBとしている。そして、A検査ランク領域RAよりB検査ランク領域の精度の検査ランクがゆるくなるように精度をゆるめ、これを検査用データとして用いるようにしたものである。

検査工程については図10に示したものと同様のフローチャートに従って検査 を実行する。

[0132]

このようにして製造・検査が繰り返され検査ステップ104で欠陥なしと判断されたものは検査合格製品として出荷される(ステップ105)。

[0133]

かかる構成によれば、パターンの形状状況に着目し、異なるノードのパターンが存在している領域のみをより高い精度ランクとし、同一ノードのパターンでは 複数個存在している領域もより低い精度ランクで検査を行うようにしているため 、本来なら検査不合格とされていたものを合格とすることにより、歩留まりの向上をはかるとともに、高速で信頼性の高いフォトマスクを形成することができる。

[0134]

また前記第9の実施の形態の変形例として、図14(c)に示すように、パターンで指定しパターン14a、bのうち異なるノードのパターンが複数個存在しているパターン14bのみを高い精度の検査ランクに相当するA検査ランクパターンPAとし、それ以外のパターンをより低いランクに相当するB検査ランクパターンPBとした。

[0135]

この場合もフォトマスクの検査工程において、検査用データの抽出のしかたが 異なるのと検査基準が異なるのとを除けば前記実施の形態と同様である。

[0136]

この方法によれば、描画用データ (マスクパターンデータ) に検査ランクを示すデータを形成することができるという効果がある。

[0137]

また、第9の実施の形態の変形例として、図14(d)に示すように、エッジで指定しパターンエッジのうち同一ノードのパターンエッジに隣接するパターンエッジの場合はより低い精度の検査ランクに相当するB検査ランクエッジEBとし、それ以外のパターンをより高いランクに相当するA検査ランクエッジEAとした。

[0138]

この場合もフォトマスクの検査工程において、検査用データの抽出のしかたが 異なるのと検査基準が異なるのとを除けば前記実施の形態と同様である。

$[0\ 1\ 3\ 9]$

この方法によれば、前記第1の実施の形態に比べて、エッジ毎に判断のランク を設定することができるという効果がある。

[0140]

なお、前記実施の形態では、トランジスタアレイを構成する半導体集積回路の

ゲート配線用のフォトマスクについて説明したが、他の半導体集積回路にも適用 可能であることはいうまでもない。

更にまた前記実施の形態では、同一ノードであるか否かを判断するのに同一レイヤー内でパターンが接続されているか否かによって判断したが、当該レイヤーの上層あるいは下層でコンタクトホールを介して接続されることにより同一ノードを構成するような場合にも同一ノードであるとして分類するようにしてもよい

[0141]

(第10の実施の形態)

次に、本発明の第10の実施の形態について説明する。

前記実施の形態では、半導体集積回路のレイアウトパターンに基づいて検査 用データを形成したが、ネットリストから回路機能に着目した情報を抽出し検査 ランクを分類するようにしてもよい。そのフローチャートを図15に示す。

[0142]

すなわち、ネットリストからクリティカルネットを抽出する (ステップ 1 5 0 1)。

ここでクリティカルネットとしては、クロックネット、タイミング制約設定ネット、アナログネット、高速信号ネットなどがある。

このクリティカルネットからレイアウトパターンを抽出する(ステップ1502)。

レイアウトパターンからフォトマスク用パターンデータを抽出する (ステップ 1503)。

この後、各機能に応じて検査ランクを分類する(ステップ1504)。

このように、ネットリストから、着目する分類基準に基づいて情報を抽出する ことにより、より高速で検査用データを抽出することが可能となる。

[0 1 4 3]

(第11の実施の形態)

次に、本発明の第11の実施の形態について説明する。

前記実施の形態では、検査用データを形成し、これを用いた検査方法について 説明したが、本実施の形態では、検査精度の閾値の決定方法について説明する。

本実施の形態は、半導体集積回路用のフォトマスクの製造欠陥発生確率で重み付けされたパターン面積の和と製造欠陥サイズとの関係式と、製造欠陥密度と製造欠陥サイズとの関係式との交点によって決まる臨界点にもとづいて検査精度の関値を決定するようにしたことを特徴とするものである。

[0144]

この例では、図16に示すように、フォトマスクの製造欠陥発生確率で重み付けされたパターン面積の和と製造欠陥サイズとの関係曲線Aと、製造欠陥密度と製造欠陥サイズとの関係曲線De(x)との交点Cを求め、Cよりも小さなパターンに対して、より高精度の検査を用いるようにしたものである。

なぜなら、歩留まりは、関係極線Aと関係曲線De(x)との積である面積RDにより算出されるため、交点Cよりも小さな領域ではパターン寸法変動が直接的に歩留まりに影響するためである。

ここで縦軸は製造欠陥発生確率で重み付けされたパターン面積の和と製造欠陥 密度、横軸は製造欠陥サイズである。

[0145]

上記関係曲線Aに用いる製造欠陥発生確率の重み付けは、図17 (a) 乃至 (c) に示す方法に基づいて閾値が決定される。

この方法では、ライン幅 I 間隔 S のラインアンドスペース L n を想定し、このパターン上に欠陥 D 1~D 3 が形成された場合について検討する。

ここで図17(a)に示すように、欠陥D1のサイズxが間隔Sよりも小さいときは短絡不良なしである。

また図17(b)に示すように、欠陥D1のサイズxが間隔Sよりも大きく2 1+Sよりも小さいときは場合によっては短絡不良である。

また図17(c)に示すように、欠陥D1のサイズxが21+Sよりも大きいときは短絡不良である。

さらにまた、オープン不良の場合はこれとラインとスペースとの間隔とが逆と なる。

[0146]

(第12の実施の形態)

次に、本発明の第12の実施の形態について説明する。

本実施の形態では、半導体集積回路チップ内で、製造プロセスにおける面積率の最適化と、追加容量によるノイズ低減を目的として、形成される構造である。この構造では、空き領域にまで延長された電源配線領域下に、基板(Pウエル)と同じ導電型の拡散領域を用いたMOS構造のバイパスコンデンサをバイパスコンデンサとして自動配置し、グランド配線下の基板コンタクトと電源配線下のバイパスコンデンサとを拡散でつないだ構造を形成するためのフォトマスクの検査方法について説明する。

[0147]

すなわち、図18(a) 乃至(c)(図18(b)、(c)はそれぞれ図18(a)のA-A断面図およびB-B断面図である)は本実施の形態における検査方法で得られるフォトマスクを用いて形成される半導体集積回路を示す図である。図18(a)は、グランド配線下に基板コンタクト、電源配線下に基板と同じ導電型の拡散領域を用いたMOS構造のバイパスコンデンサをバイパスコンデンサとして自動配置し、グランド配線下の基板コンタクトと電源配線下のバイパスコンデンサとを拡散でつないだ平面図である。

[0 1 4 8]

本実施の形態によれば、空き領域にまで延長せしめた電源配線下にバイパスコンデンサを自動配置することで、製造プロセスにおける面積率の最適化をはかることができるとともに、チップの面積を増大させること空き領域まで延長した領域では、グランド配線1805のパターンも、基板コンタクト形成拡散1816も、高精度である必要はない。またここではグランド配線1805下に構成される基板コンタクト形成拡散1816を伸長せしめ、電源配線1801下のバイパスコンデンサ形成拡散1815と接続することで、高抵抗な基板よりも低い抵抗で電源配線とバイパスコンデンサ、グランド配線1805とバイパスコンデンサを接続するようにしているが、この機能的な意味でも、またコンタクト1807が同一ノードで多数配設されていることからも高精度である必要はない。

従ってこの空き領域に形成した追加容量を形成するためのパターン領域は、同一ノードをもつダミーパターンでもあり、より低い精度でよいBラング領域RBであるとし、それ以外の領域を形成するためのパターン領域をより高精度の条件を必要とするAランク領域RAとする。これにより、高速かつ低コストで信頼性の高いフォトマスクを得ることができる。

[0149]

なお図18(a)乃至(c)に示した本発明実施の形態における図形パターンでグランド配線1805下に基板コンタクト、追加形成領域まで延長した電源配線1下に基板と同一導電型の拡散領域を用いたMOS構造のバイパスコンデンサをバイパスコンデンサとして自動配置し、グランド配線下の基板コンタクトと電源配線下のバイパスコンデンサとを拡散でつないだ平面図である。バイパスコンデンサ形成のための拡散領域1817と基板コンタクト用拡散1816の極性は同じで一体的に形成されている。

[0150]

(第13の実施の形態)

次に、本発明の第13の実施の形態について説明する。

さらにまた、前記第9の実施の形態において図14(c)に示したように、ラインアンドスペースパターンにおいてランクAのラインパターン14bとランクBのラインパターン14aとの分類について説明した。ここでは図19に示すように、これらランクAのラインパターン14bとランクBのラインパターン14aとの間にダミーパターン14cを形成した場合の分類例について考える。

[0151]

本実施の形態では、パターンランクPAとパターンランクPBとに分類し、さらにダミーパターンを、より精度の低くても良いパターンランクPCとし、検査精度を低くしている。

このようにして、歩留まりの向上をはかることができ、より高速で信頼性の高いフォトマスクを形成することが可能となる。

このように、一旦同一ノードであるか否かで、精度ランクを分類し、さらにダ ミーであるか否かで分類するというように、2段階の分類を行うようにすれば、 より高速な処理が可能となり歩留まりの向上をはかることができる。

また、形状的特徴で分類し、さらにそれを機能的特徴で分類するなど、複数段の分類も有効である。

[0152]

【発明の効果】

以上説明してきたように、本発明のフォトマスク検査方法によれば、従来最も厳しいパターン間隔の許容欠陥精度で全パターン・全エリアを検査していたが、各領域、各パターン、あるいは各エッジで必要な精度で検査を実現できるようになる。その結果、必要以上の検査精度で不合格になったパターンを修正する必要がなくなるため、修正個所の低減を図ることが可能となり、フォトマスクの製作時間と製作コストの削減が実現可能となる。

【図面の簡単な説明】

- 【図1】本発明の第1の実施の形態のフォトマスクの検査方法を示す検査フロー図である。
- 【図2】本発明の第1の実施の形態で検査される半導体集積回路を示す図である
- 【図3】同半導体集積回路のトランジスタ部を示す説明図である。
- 【図4】同検査方法を示す説明図である。
- 【図5】本発明の第1の実施の形態の検査フローにおける検査工程を示すフロー 図である。
 - 【図6】本発明の第2の実施の形態の検査方法を示す図である。
 - 【図7】本発明の第3の実施の形態の検査方法を示す図である。
- 【図8】本発明の第4の実施の形態の検査方法を示す図である。
- 【図9】本発明の第5の実施の形態の検査方法を示す図である。
- 【図10】本発明の第5の実施の形態の検査方法を示すフロー図である。
- 【図11】本発明の第6の実施の形態の検査方法を示す図である。
- 【図12】本発明の第7の実施の形態の検査方法を示す図である。
- 【図13】本発明の第8の実施の形態の検査方法を示す図である。
- 【図14】本発明の第9の実施の形態の検査方法を示す図である。

- ページ: 37/E
- 【図15】本発明の第10の実施の形態の検査方法を示す図である。
- 【図16】本発明の第11の実施の形態の検査方法を示す図である。
- 【図17】本発明の第11の実施の形態の検査方法を示す図である。
- 【図18】本発明の第12の実施の形態の検査方法を示す図である。
- 【図19】本発明の第13の実施の形態の検査方法を示す図である。
- 【図20】従来例の検査方法を示す図である。
- 【図21】従来例の検査方法を示す図である。

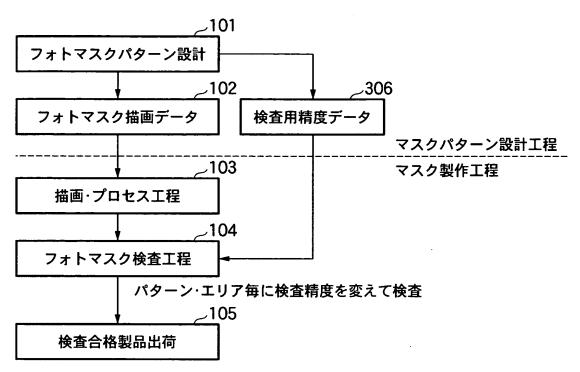
【符号の説明】

- 1 レイアウトパターン
- 2 トランジスタ領域
- 3 ゲート配線
- 3 T 活性領域上のゲート配線
- 3 C 活性領域上のゲート配線以外の領域
- 4 活性領域
- 102 フォトマスク描画データ
- 103 描画・プロセス工程
- 104 フォトマスク検査工程
- 105 検査合格製品出荷
- 106 デザインルールから精度を指示
- 201 検査精度限界の欠陥
- 202 検査精度より大きい欠陥
- 203 最小の配線間隔
- 204 配線間隔(最小間隔より広い)
- 2 1 0 ~ 2 1 3 最小間隔で配置されたパターン
- 214~216 広い幅で配置されたパターン
- 306 検査用精度データ

【書類名】

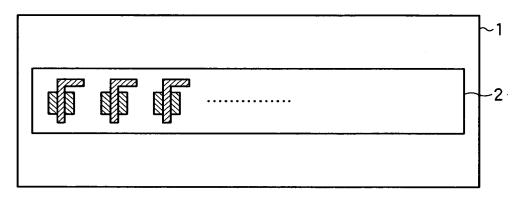
図面

【図1】

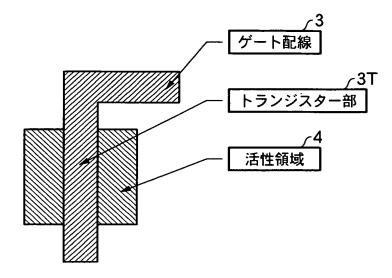


【図2】

トランジスタアレイチップ

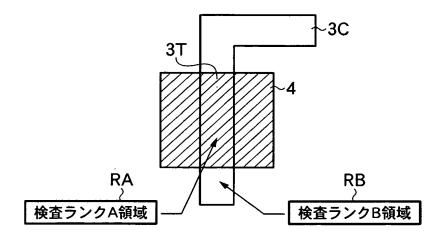


【図3】

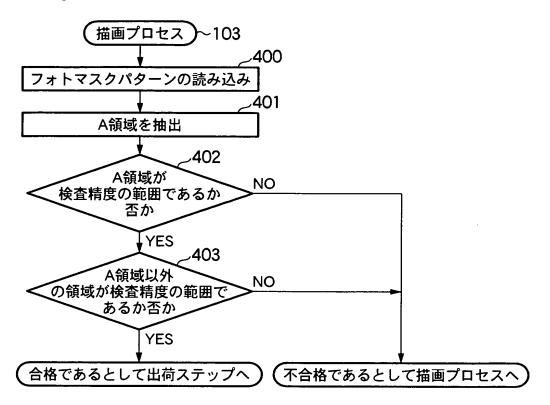


【図4】

○領域で指定する場合

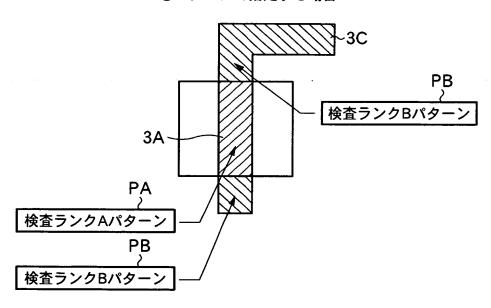


【図5】

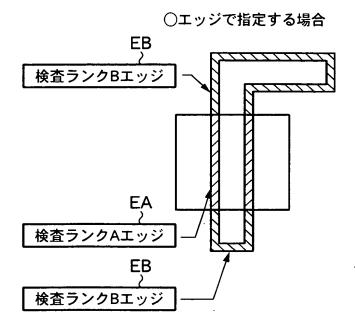


【図6】

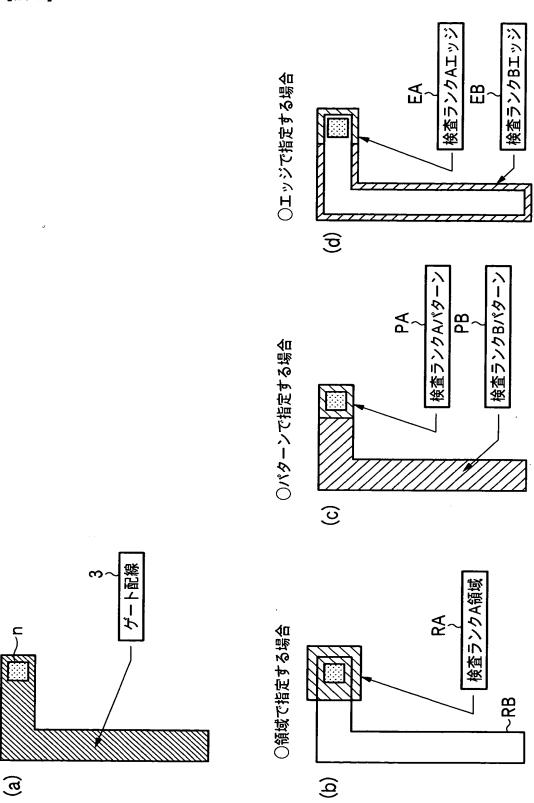
○パターンで指定する場合



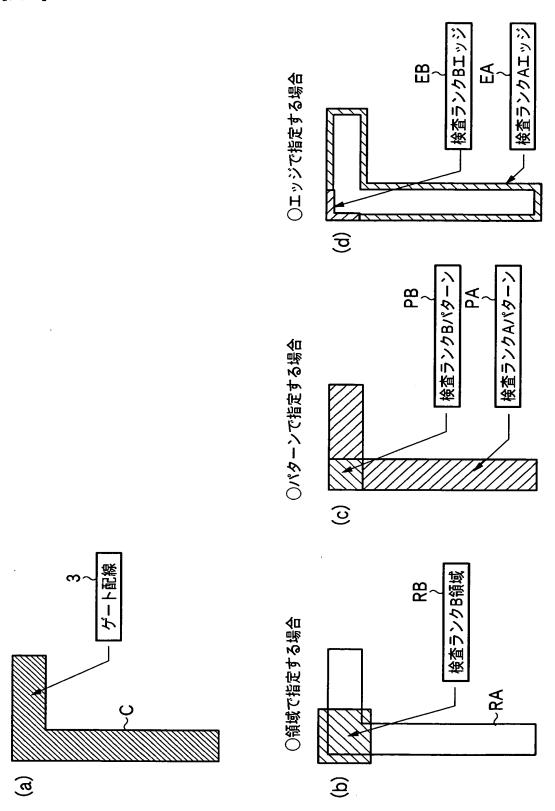
【図7】



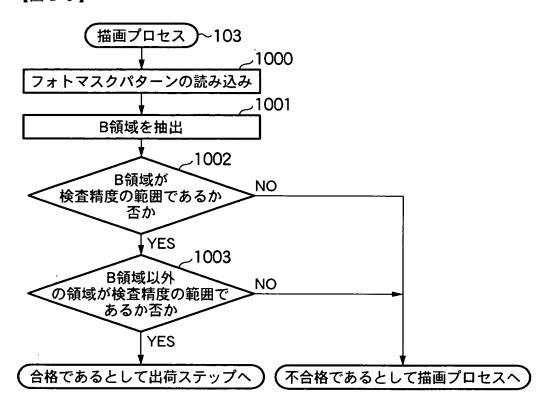
【図8】



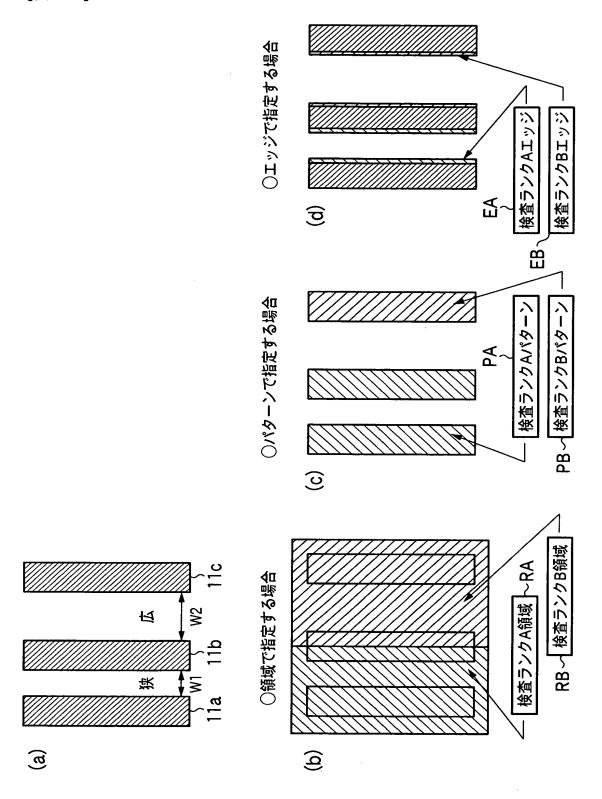
【図9】



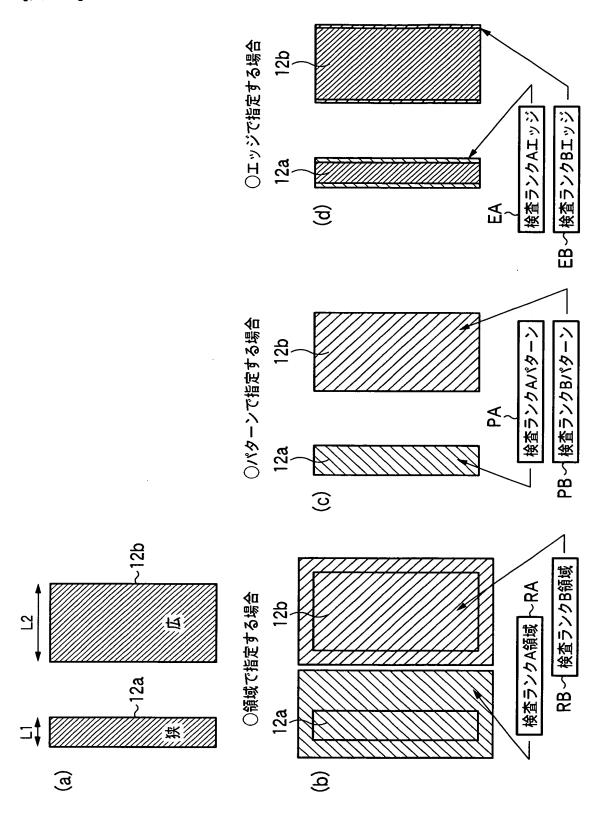
【図10】



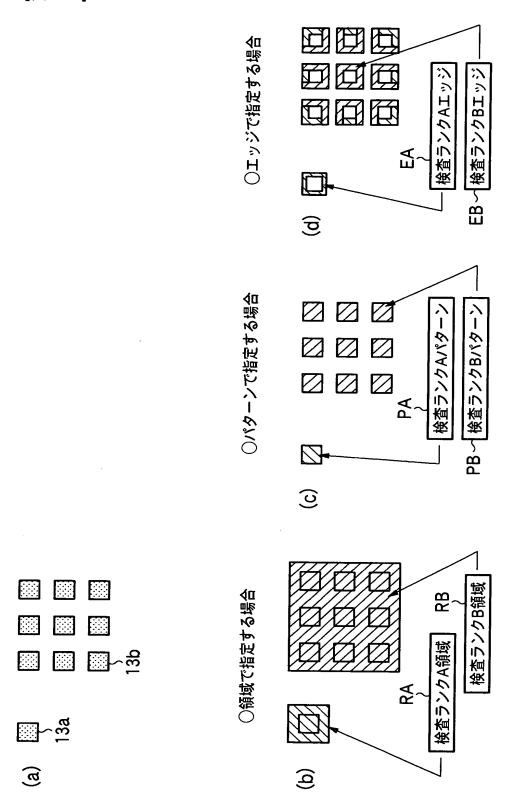
【図11】



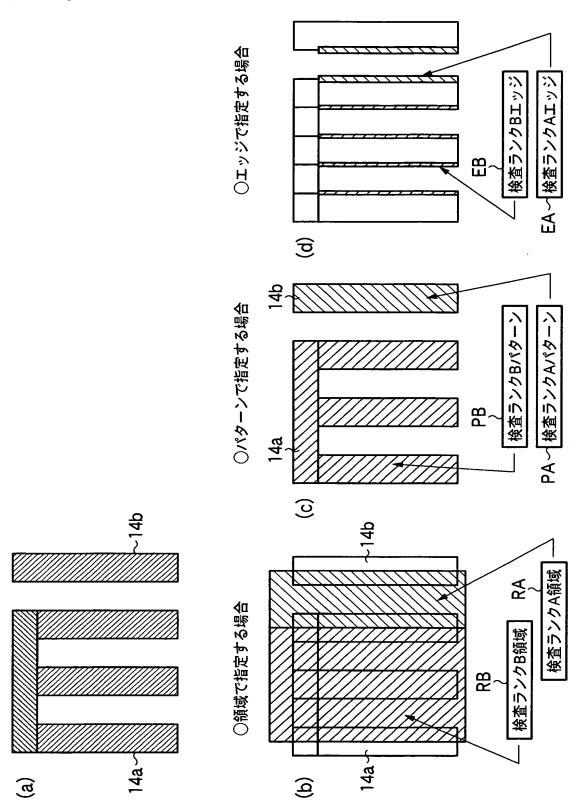
【図12】



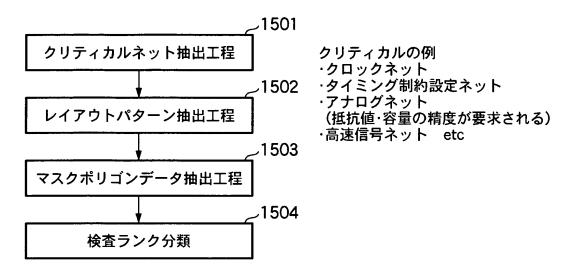
【図13】



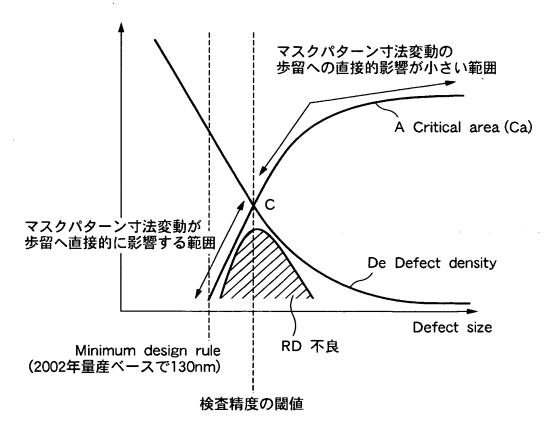
【図14】



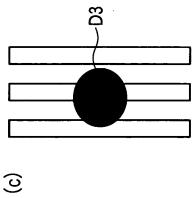
【図15】



【図16】



【図17】

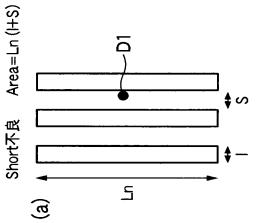


2I+S<Defect size (x)

Ca (x)=Ln (I+S) 必ずShort不良

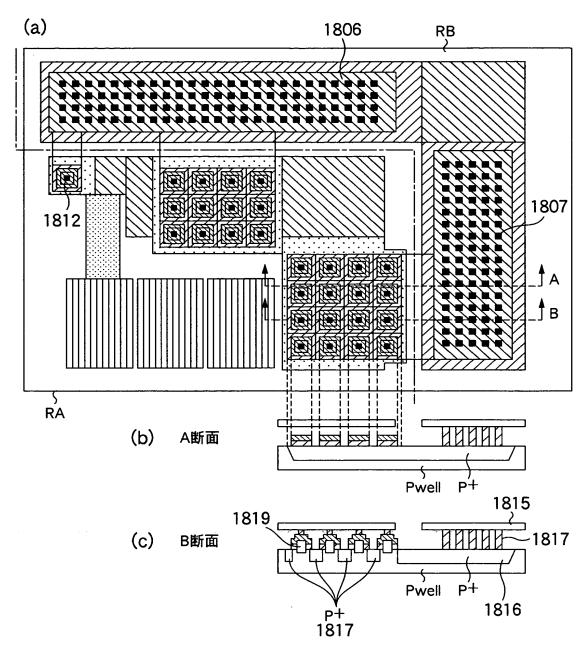
S<Defect size (x)<2l+S 場所によってはShort不良 $Ca(x) = \frac{Ln(|+S)(X-S)}{(|+S)}$

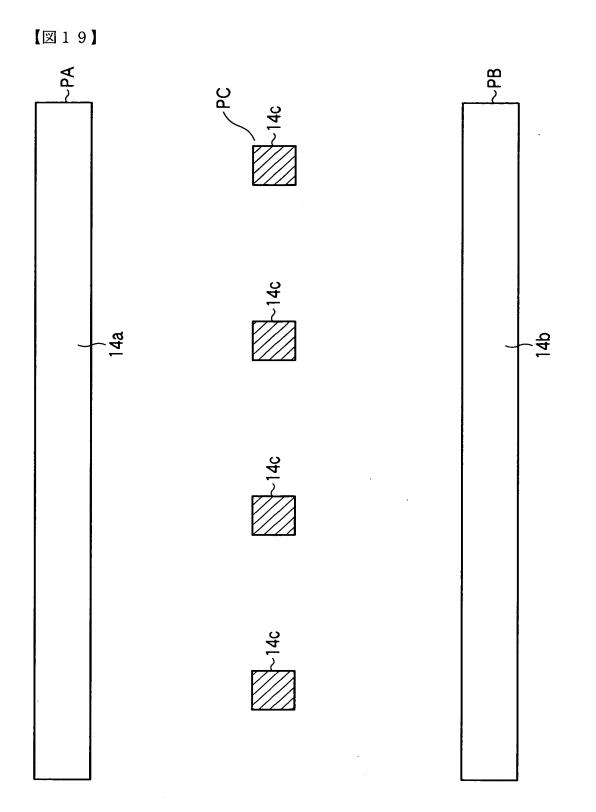
9



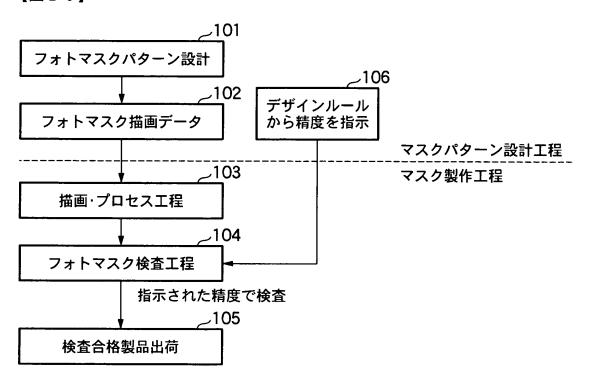
Defect size (x)<S Short不良なし Ca (x)=0



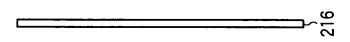


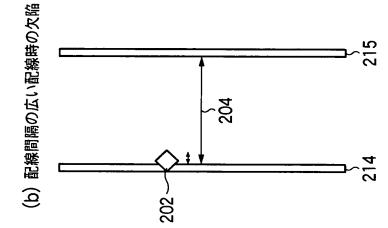


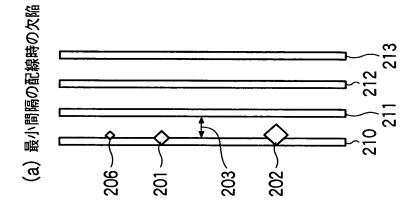
《図20】











【書類名】 要約書

【要約】

【課題】 TATの短縮とコストの削減を図ることの可能なフォトマスクの検査 方法を提供する。

【解決手段】 描画パターンデータに基づいて形成された半導体集積回路用のフォトマスクを検査する方法において、前記半導体集積回路のチップ領域内の描画パターンを、所定の基準に従って、複数のランクに分類して抽出する工程と、当該ランク毎に検査精度を決定し、この決定された検査精度を満たしているか否かによってフォトマスクの良否を判定する工程とを具備している。

【選択図】図4

特願2002-342304

出願人履歴情報

識別番号

[000005821]

1. 変更年月日

1990年 8月28日

[変更理由]

新規登録

住 所

大阪府門真市大字門真1006番地

氏 名

松下電器産業株式会社